

Co-simulering mellom CPU og FPGA (Inventas) - inventas.no

FPGA er svært fleksible og kraftige verktøy for maskinvareakselerasjon, spesielt i applikasjoner som krever høy ytelse og lav responstid. Samtidig blir komplekse systemer ofte utviklet ved hjelp av en kombinasjon av programvare som kjører på CPU og maskinvare implementert på FPGA. For å effektivt designe og verifisere slike systemer er det nødvendig med co-simulering, hvor både programvare og maskinvare kan simuleres samtidig for å sikre korrekt funksjonalitet og ytelse.

Co-simulering tillater utviklere å simulere interaksjonen mellom programvare (CPU) og maskinvare (FPGA) i et integrert miljø. Dette er spesielt viktig i tidlige faser av designprosessen for å identifisere og rette feil før implementering på faktisk maskinvare. Utfordringene med co-simulering inkluderer synkronisering mellom programvare- og maskinvaremodeller, håndtering av tidsdomener, og sikring av nøyaktig representasjon av systemets oppførsel.

Problemstilling

Det finnes behov for å utvikle effektive metoder og verktøy for co-simulering mellom CPU og FPGA. Hvordan kan man etablere et co-simuleringsoppsett som muliggjør effektiv og nøyaktig simulering av interaksjoner mellom multi-core CPU-programvare og FPGA-maskinvare? Hva er de potensielle flaskehalsene, og hvordan kan man optimalisere ytelsen i co-simuleringsmiljøet?

Målsetting

Målet med denne masteroppgaven er å undersøke og utvikle et co-simuleringsoppsett for simulering av interaksjoner mellom en CPU og en FPGA. Oppgaven vil fokusere på å:

- Utvikle en metodikk for co-simulering som effektivt synkroniserer programvare på CPU med maskinvare på FPGA.*
- Identifisere og adressere utfordringer knyttet til tidsdomener og synkronisering.*
- Evaluere ytelsen og nøyaktigheten til co-simuleringsoppsettet gjennom praktiske eksperimenter.*
- Bidra med innsikt og anbefalinger for forbedring av co-simuleringspraksis i slike systemer.*

Forskningsbidrag

Dette prosjektet vil bidra til feltet ved å:

- Utvikle et rammeverk eller verktøysett for co-simulering mellom CPU og FPGA.*
- Analysere effektiviteten av forskjellige co-simuleringsmetoder og identifisere beste praksis.*
- Gi en dyptgående forståelse av utfordringene og løsningene knyttet til co-simulering i heterogene systemer.*

Oppgaver

- 1. Undersøke eksisterende metoder og verktøy for co-simulering mellom CPU og FPGA, og se på fordeler og ulemper ved ulike tilnærminger.*
- 2. Velge passende simuleringsverktøy for både programvare (f.eks. QEMU) og maskinvare (f.eks. ModelSim, GHDL), og definere grensesnitt og kommunikasjonsprotokoller mellom CPU og FPGA i simuleringsmiljøet.*
- 3. Utvikle en prototype av co-simuleringsoppsettet, og implementere en testapplikasjon som kjører på CPU og kommuniserer med FPGA.*
- 4. Løse utfordringer knyttet til synkronisering mellom programvare- og maskinvaredomener, og implementere mekanismer for å håndtere tidsdomener og sikre korrekt datautveksling.*
- 5. Utføre eksperimenter for å måle ytelse, responstid og nøyaktighet i co-simuleringsoppsettet, og sammenligne resultatene med alternative metoder eller eksisterende løsninger.*
- 6. Vurdere effektiviteten av det utviklede oppsettet, og identifisere potensielle forbedringer og fremtidige forskningsmuligheter.*
- 7. Dokumentere alle trinn i prosessen, inkludert designbeslutninger, implementeringsdetaljer og eksperimentelle resultater, oppsummerer funnene og gi anbefalinger.*

Relevante forskningsspørsmål

- Hvordan kan man effektivt synkronisere simuleringsmiljøer for CPU-programvare og FPGA-maskinvare?*
- Hvilke kommunikasjonsprotokoller og grensesnitt er mest egnet for co-simulering i denne konteksten?*
- Hva er de største flaskehalsene i co-simulering mellom CPU og FPGA, og hvordan kan de overvinnes?*
- Hvordan påvirker co-simulering ytelsen og nøyaktigheten sammenlignet med individuelle simuleringer?*

Intern kontakt: yngveha@ifi.uio.no

Inventas kontakt: marius.elvegard@inventas.no