

Utvikling av nye UVVM VVCer for avanserte og sikkerhetkritiske systemer

UVVM (Universal VHDL Verification Methodology) er et open-source rammeverk for strukturert verifikasjon av FPGA-design. En sentral del av UVVM er VVCer (VHDL Verification Components) som gir transaksjonsbasert tilgang til grensesnitt og muliggjør parallell-aktivitet og skalerbare testbenker.

Eksisterende VVCer dekker mange vanlige bussgrensesnitt, men det mangler fortsatt gode verifikasjonskomponenter for flere typer grensesnitt og funksjoner som brukes i moderne og mer komplekse systemer. Dette gjelder spesielt innen romfart og andre sikkerhetkritiske systemer, der kravene til robusthet, feilhåndtering og deterministisk oppførsel er høye. I slike systemer er det viktig å kunne teste ulike feilscenarier, hjørnetilfeller og komplekse dataflyter på en strukturert måte, som stiller høye krav til hvordan VVCer designes og brukes.

Problemstilling

Hvilke VVCer er mest relevante for moderne FPGA-systemer innen sikkerhetkritiske anvendelser, og hvordan kan disse utvikles slik at de gir høy grad av gjenbruk, god struktur og effektiv verifikasjon?

Oppgaven skal undersøke:

- Hvilke type grensesnitt eller funksjoner som mangler gode verifikasjonskomponenter.
- Hvordan VVCer bør struktureres for å støtte komplekse og realistiske testscenarier.
- Hvordan man kan støtte feilinjeksjon, robusthetstesting og systemnivå-verifikasjon.

Målsetting

Målet er å utvikle en eller flere nye VVCer for UVVM, inkludert tilhørende testbenker, dokumentasjon og eksempler.

Oppgaven vil fokusere på:

- Identifisere relevante grensesnitt eller funksjonelle områder. Eksempler på dette kan være SpaceWire, MIL-STD-1553, CAN.
- Designe en robust og gjenbrukbar VVC-arkitektur.
- Implementere VVC med tilhørende BFM.
- Evaluere bruken i realistiske verifikasjonsscenarier.

Oppgaver

Studenten skal:

- Sette seg inn i UVVM-arkitekturen (VVCer, BFMer, kommandokøer etc).
- Velge ett eller flere relevante VVC-temaer.
- Definere API og transaksjonsmodell for VVCen.
- Implementere VVC, inkludert nødvendige BFMer og interne mekanismer.
- Utvikle testbenk og demonstrator som viser bruk i praksis.
- Evaluere løsningens struktur, fleksibilitet og gjenbrukbarhet.
- Dokumentere designvalg, implementasjon og resultater.

Relevante forskningsspørsmål

- Hva kjennetegner en godt strukturert og gjenbrukbar VVC?
- Hvordan velge riktig abstraksjonsnivå for ulike typer grensesnitt?
- Hvordan kan feilscenarier og robusthet testes på en effektiv måte?
- Hvordan skal VVC designes slik at de enkelt kan brukes i komplekse testbenker med flere grensesnitt og samtidige hendelser?